



COMMISSARIAT A L'ENERGIE ATOMIQUE ET AUX ENERGIES ALTERNATIVES
DRHRS / SECF
STAGES ET ALTERNANCE
LAURENCE LOURS / CEA Saclay
01.69.08.20.85
stages@cea.fr
http://www.cea.fr/ressources_humaines/stages

Formulaire d'offre de stage

Centre : Saclay

Direction : DRT

Dépt/Service/Labo :

DM2I/LCAE

ex : IRAMIS/SPAM/EDNA (sans espaces)

Imputation

Encadrement

Nom - Prénom du tuteur : DABAT-BLONDEAU Alexandre

Tél (8 chiffres) : 0169089359

Mail (auquel les candidatures doivent être adressées):

alexandre.dabat-blondeau@cea.fr

Nom du responsable d'unité : Karim Boudergui

Tél : 0169089686

Titre du stage (visible sur internet)

Implémentation du procédé Direct Memory Access sur System on Chip

Sujet / objectifs du stage (visible sur internet)

(suggestion : ajouter les liens Webs extranet vers le laboratoire et la page personnelle du tuteur)

Le Laboratoire Capteurs et Architectures Électroniques (LCAE) développe des systèmes de mesure nucléaire innovants dans le but de les transférer aux industriels du domaine. Les applications concernées vont de la supervision des cœurs de réacteurs aux applications de sécurité comme les portiques de détections installés dans des aéroports. L'acquisition, l'analyse et le traitement d'impulsions en temps réel multivoies sont au cœur de l'instrumentation nucléaire et du laboratoire.

Le laboratoire intègre des plateformes *System on Chip* (SoC) dans les systèmes d'instrumentation qu'il développe. Dans le cadre de l'intégration de SoC, le stage portera sur l'échange de données entre la partie logique reconfigurable FPGA (*Field-Programmable Gate Arrays*) et la partie processeur et plus particulièrement le procédé de *Direct Memory Access* (DMA). Le développement se fera sur une carte Red Pitaya qui embarque un SoC Zynq-7000 développé par XILINX.

Afin de se familiariser avec la plateforme et les outils de développement, il sera demandé de réaliser le portage d'un design VHDL existant mettant en œuvre un canal DMA. Cette phase sera suivie d'une phase de test permettant d'évaluer ces performances. A l'issue de ces essais, le ou la stagiaire devra proposer des évolutions du design permettant de créer un deuxième canal DMA et/ou améliorer les performances du canal DMA existant. Ces évolutions permettront d'intégrer de nouvelles fonctionnalités aux systèmes d'instrumentation du laboratoire. Enfin, une interface du driver Linux sera mise à jour pour bénéficier des performances maximales de transfert de données FPGA/processeur. Le ou la stagiaire devra être force de proposition et montrer une bonne autonomie dans les phases d'étude et de développement.

Domaine de spécialité requis : Instrumentation

Autres domaines de spécialités, mots clés :

électronique numérique, électronique embarqué, System on Chi

Moyens mis en œuvre (expériences, méthodes d'analyses, autres...)

Carte de développement Red Pitaya pour expérimentation.

Moyens informatiques mis en œuvre :

Langages :VHDL, C/C++

Logiciels : Vivado, Suite Office

Niveau souhaité : Bac + 4/5

Formation souhaitée : Ingénieur/Master

Durée : 6 mois

Possibilité de poursuite en thèse :

Niveau d'habilitation défense (AS au minimum) : AS